

November 1992

LABORATION **ET23A**

D/A- OCH A/D-OMVANDLARE

INNEHÅLL:

D/A-omvandlare.

Omvandlare med viktade resistanser.

Omvandlare med R-2R resistansstege.

Integrerad omvandlare.

A/D-omvandlare.

Omvandlare med stegfunktion.

Omvandlare med integrator,

Omvandlare med spänningskontrollerad oscillator.

"Sample-and hold"-kretsar.

Uppgifter.

Handledare:

Namn: Nr: Labplats:

Laborationen utförd den

Laborationen inlämnad den

Godkänd den

av

D/A OCH A/D OMVANDLARE.

Denna laboration behandlar omvandlingen av analoga signaler till digitala och omvänt. Med analog signal menar vi en ström eller spänning som kan varieras kontinuerligt. En digital elektronisk signal är en ström eller spänning i vilken informationen endast kan ändras i ändliga diskreta steg.

Digital till analog omvandling (D/A-omvandling) används när digital information exempelvis från en dator skall förvandlas till en analog signal, t ex en spänning, vars analoga värde motsvarar det digitala talet.

Analog till digital omvandling (A/D-omvandling) överför fysikaliska storheter till digital form. Exempelvis den analoga information som erhålles från givare av olika slag vill man ofta ge en sådan form att den lätt går att avläsa i klartext, databehandla eller lagra. Signalbehandlingssystemen är därför oftast uppbyggda med en elektronisk omkopplare som i sekvens kopplar signalerna till en A/D-omvandlare. Från denna kan man sedan ta ut den digitala informationen antingen för direkt presentation, som är fallet hos digitalvoltmetrarna eller använda den för vidare databehandling.

Vi börjar med studiet av D/A-omvandlare eftersom sådana ingår som byggdel i vissa A/D-omvandlare.

1. D/A-OMVANDLARE.

I Fig. 1 visas karakteristiken för en 3-bitars D/A-omvandlare. Upplösningen för en D/A-omvandlare beror på det antal steg som utsignalen kan upplösas i. För en n-bitars omvandlare blir antalet steg i utsignalen $2^n - 1$ och värdet av

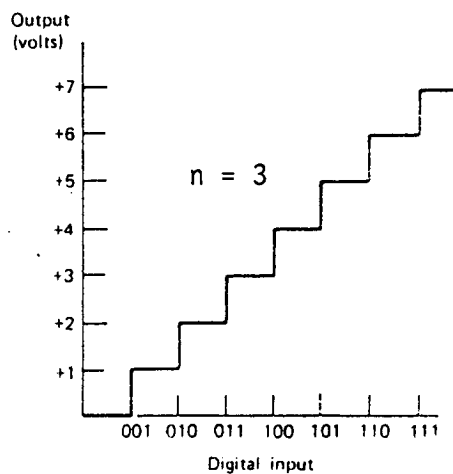


Fig. 1.

den minst signifikanta biten (LSB) blir $U_{\max} / (2^n - 1)$. För karakteristikan i Fig. 1 är antalet steg $2^3 - 1 = 7$ och värdet av LSB $7V / (2^3 - 1) = 1V$. Normalt överskrider ej värdet 16 bitar. För en 16 resp. 12 bitars D/A-omvandlare med en maximal utsignal av 10 V betyder detta att en LSB motsvarar 152 μV resp. 2,4 mV eller i procent av full utsignal 0,00152 % resp. 0,024 %. Detta ger en viss uppfattning om den precision och stabilitet i komponenterna som krävs i omvandlare med stort antal bitar.

En D/A-omvandlare består normalt av en referensspänningskälla, ett resistornät och ett antal switchar. Dessutom ingår ofta en operationsförstärkare.

Princip: Omvandlaren låter det digitala talets positioner styra elektroniska switchar, som kopplar in och ur resistanser i ett resistansnät anslutet till en referensspänningskälla. En utsignal proportionell mot digitalvärdet erhålles.

Typ 1. D/A-omvandlare med viktade resistanser.

Omvandlaren i Fig. 2 fungerar i princip som en summator (jfr tidigare laboration). När man kopplar in resistanserna till spänningskällan går det en ström igenom dessa som är proportionell mot de binära siffrornas vikter. Strömmarna summeras av en operationsförstärkare som ger en analog utsignal som motsvarar det binära talet på ingången.

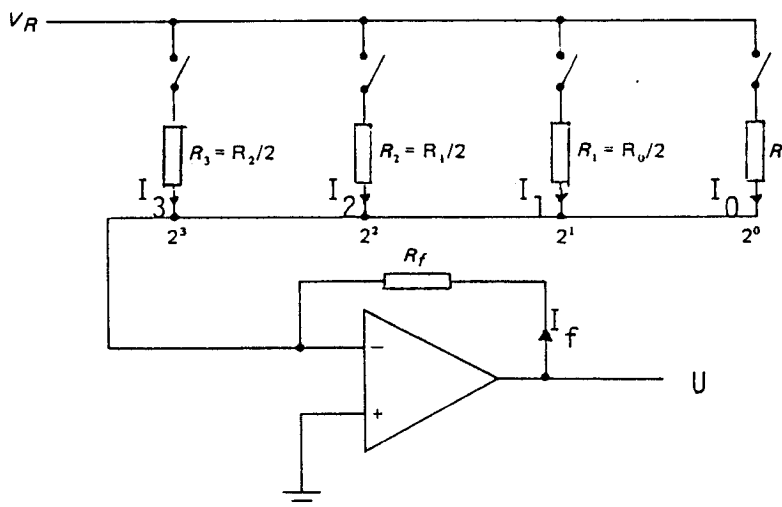


Fig. 2.

För kretsen gäller: $I_0 + I_1 + I_2 + I_3 + I_f = 0$.

(summa ström till en knutpunkt = 0)

Det digitala talet, $a_3 a_2 a_1 a_0$, styr switcharna enligt $a = 0$, öppen switch, $a = 1$ sluten switch. Ekvationen ovan kan då omskrivas till:

$$a_3 \frac{U_R}{R_3} + a_2 \frac{U_R}{R_2} + a_1 \frac{U_R}{R_1} + a_0 \frac{U_R}{R_0} + \frac{U}{R_f} = 0.$$

eller

$$U = - U_R R_f \left(\frac{a_3}{R_3} + \frac{a_2}{R_2} + \frac{a_1}{R_1} + \frac{a_0}{R_0} \right)$$

Variablerna a:s vikt beror på resistansvärdena. Låter vi varje resistans ha ett värde som är hälften av föregående resistans kommer dess ström att bli dubbelt så stor.

Således:

$$R_1 = \frac{R_0}{2} \quad R_2 = \frac{R_1}{2} \quad R_3 = \frac{R_2}{2}$$

Välj exempelvis: $U_R = 15 \text{ V}$, $R_0 = 100 \text{ k}\Omega$, $R_f = 6,66 \text{ k}\Omega$ och det binära talet $a_3 a_2 a_1 a_0 = 1101$.

Med insatta värden:

$$U = - 15 \cdot 6,66 \text{ k} \left[\frac{1}{12,5 \text{ k}} + \frac{1}{25 \text{ k}} + \frac{0}{50 \text{ k}} + \frac{1}{100 \text{ k}} \right] = -13 \text{ V}$$

I tabell I visas utsignalen för alla möjliga lägen av switcharna.

Tabell I.

Table of Values ($\times 10^3$) of all Components for Fig. 2 when $V_R = 15 \text{ V}$, $R_0 = 100 \text{ k}\Omega$, and $R_f = 6.66 \text{ k}\Omega$

Decimal	Binary $2^3 2^2 2^1 2^0$	a_3/R_3	a_2/R_2	a_1/R_1	a_0/R_0	U [V]
0	0000	0	0	0	0	0
1	0001	0	0	0	0.0100	-1.00
2	0010	0	0	0.0200	0	-2.00
3	0011	0	0	0.0200	0.0100	-3.00
4	0100	0	0.0400	0	0	-4.00
5	0101	0	0.0400	0	0.0100	-5.00
6	0110	0	0.0400	0.0200	0	-6.00
7	0111	0	0.0400	0.0200	0.0100	-7.00
8	1000	0.0800	0	0	0	-8.00
9	1001	0.0800	0	0	0.0100	-9.00
10	1010	0.0800	0	0.0200	0	-10.00
11	1011	0.0800	0	0.0200	0.0100	-11.00
12	1100	0.0800	0.0400	0	0	-12.00
13	1101	0.0800	0.0400	0	0.0100	-13.00
14	1110	0.0800	0.0400	0.0200	0	-14.00
15	1111	0.0800	0.0400	0.0200	0.0100	-15.00

Typ 2. D/A-omvandlare med R-2R resistanssteg.

Metoden går ut på att mata ett resistansnät enligt Fig. 3. Resistorstegen innehåller endast resistanser av två storlekar R och 2 R vilket är en fördel. De vitt skilda resistansvärdena i den i det föregående beskrivna omvandlaren med viktade resistanser gör nämligen att det blir svårt att utföra dem med samma temperaturkoefficient.

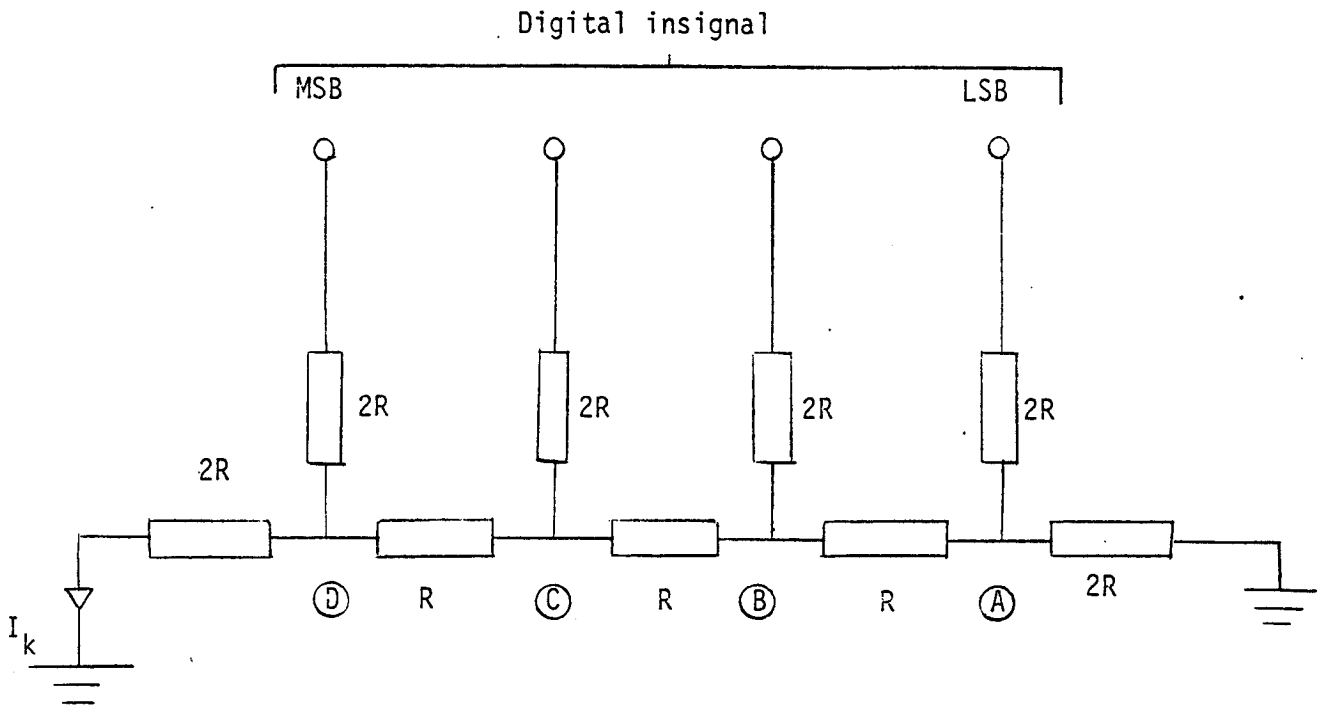


Fig. 3 .

Låt oss studera en 4-bits omvandlare enligt Fig. 3. Insignalerna kan tänkas erhållna från en CMOS-grind. Studera impedansen vid knutpunkten (A). At höger är impedansen 2R liksom uppåt.

(B) har åt höger $R + R = 2R$ liksom (C) och (D). Av symmetriskäl gäller motsvarande för impedansen åt vänster. I samtliga knutpunkter gäller således att impedansen är 2R i alla tre riktningarna.

Antag nu att alla digitala insignaler utom den minst signifikanta biten (LSB) är nollor. Låt R vara 100 k Ω och CMOS-grindens matningsspänning + 5V.

Den impedans som den högra CMOS-grinden ser blir 3R (300 k) och den ström som matas ut blir $5/300 \text{ k} = 16,7 \mu\text{A}$. I punkten (A) delas strömmen i två lika delar varav $16,7/2 \mu\text{A}$ går till knutpunkt (B). Där delas den åter i två lika delar varav $16,7/4 \mu\text{A}$ träffar (C) från höger. I (C) delas den lika och $16,7/8 \mu\text{A}$ träffar (D) från höger och delas med två så att bidraget till I_k blir $16,7/16 = 1,04 \mu\text{A}$.

Om i stället alla digitala insignaler utom den näst minst signifikanta biten varit noll, skulle bidraget till I_k blivit dubbelt så stort, $I_k = 2,08 \mu\text{A}$.

Om både den minst signifikanta och näst minst signifikanta biten samtidigt varit ett och övriga bitar nollor erhålles genom superposition:

$$I_k = 1,04 + 2,08 = 3,12 \mu\text{A}. \text{ Med samtliga bitar ett erhålles:}$$

$$I_k = 1,04 + 2,08 + 4,16 + 8,32 = 15,6 \mu\text{A}.$$

Sett från utgången är inre resistansen $3R$ dvs $300 \text{ k}\Omega$ och tomgångsspänningen från nätet kan beräknas med hjälp av Nortons och Thevenins teorem

($E_T = R_i I_k = 300 \text{ k} \cdot 1,04 \cdot 10^{-6} = 0,31 \text{ V}$ för 0001 etc). Följande tabell erhålles:

Digital insignal	Tomgångsspänning [V]
0000	0
0001	0,31
0010	0,62
0011	0,93
-	-
-	-
1111	4,68

Full utspänning blir ej 5 V eftersom en viss spänningsdelning erhålles på grund av motståndet längst till höger i stegen. Observera att resistansstegen ej fordrar det vänstra $2R$ motståndet, det påverkar bara inre resistansen och kan tas bort.

I Fig. 4 visas en 4-bitars resistansstega med operationsförstärkare.

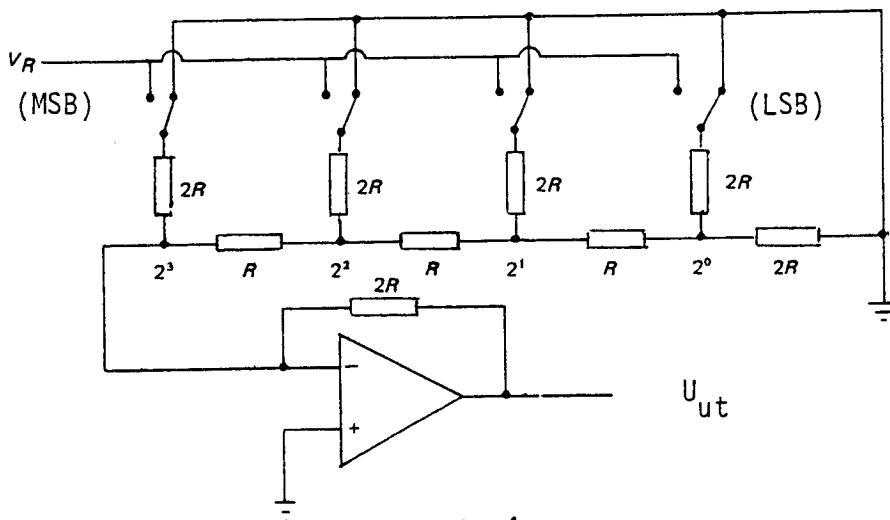


Fig. 4.

Utsignalen blir:
$$U_{ut} = -U_R \left(\frac{a_3}{2R} + \frac{a_2}{4R} + \frac{a_1}{8R} + \frac{a_0}{16R} \right) 2R \text{ eller}$$

$$U_{ut} = -U_R \left[a_3 + \frac{a_2}{2} + \frac{a_1}{4} + \frac{a_0}{8} \right]$$

Här är $a = 0$ för jordad switch och $a = 1$ för switchen ansluten till U_R .

2. A/D-OMVANDLARE.

Analog till digital omvandling är betydligt mer komplicerad att utföra än digital till analog omvandling. Den kontinuerliga analoga signalen måste först kvantifieras dvs delas upp i ett antal diskreta nivåer för att kunna signalbehandlas. Dessa nivåer kan sedan representeras av olika kodade signaler i t ex binär form.

Kvantifieringen tillgår så att man låter ett antal beslutsnivåer t ex 0,5, 1,5, 2,5 etc representeras med binära kodade signaler. Det analoga värdet 1 som ligger mellan nivåerna 0,5 och 1,5 motsvaras av den binära koden 001, värdet 2 motsvaras av den binära koden 010 osv. Således kommer det binära talet 1 att motsvara det analoga värdet $1 \pm 0,5$ osv. Avståndet mellan beslutsnivåerna motsvarar alltså bitformatet.

En vanlig princip för A/D-omvandlingen är att låta den analoga insignalen jämföras med en i D/A-omvandlaren genererad analog signal vars digitala värde är känt. En sådan princip fordrar en komparator som jämför de två analoga signalerna.

En komparator jämför två signaler och indikerar vilken som är störst. Komparatorfunktionen kan erhållas med hjälp av en operationsförstärkare. Ritar man upp den sk överföringsfunktionen (Fig. 5) för en operationsförstärkare ser man att endast inom ett mycket litet område råder en linjär relation mellan inspänningen ($u_+ - u_-$) och utspänningen u_{ut} .

Om den maximala utspänningen är 10 V och kretsens förstärkning, F_0 , är 10000 ggr, så blir den största tillåtna inspänningen ($u_+ - u_-$) lika med 10 V/10000, dvs 1 mV. För att operationsförstärkaren, som framgår av Fig. 5, skall kunna arbeta inom sitt linjära område måste således inspänningen variera inom området från -1 till +1 mV. I detta fall är man dock inte intresserad av ett linjärt samband mellan insignal och utsignal utan vill i stället veta om det finns en insignal eller ej.

Kopplas ena ingångskontakten, t ex plusingången, till jord, och en okänd spänning till minusingången, så kommer utspänningen att nå upp till det olinjära området, dvs till mättning, så snart $|u_+ - u_-|$ blir större än någon mV.

Kopplingen resulterar i att spänningen på minusingången, u_- , jämförs med u_+ och de behöver bara skilja några mV från varandra för att utspänningen skall slå om från ena tillståndet av mättning till det andra. Man får en s k komparator, en jämförare. Plusingången kan också anslutas till någon fix spänning t ex 1 V, man kommer då att jämföra spänningen på minusingången med denna referensspänning. Den fixa referensspänningen ger således den nivå för inspänningen där utspänningen slår om, den s k trignivån eller tröskeln.

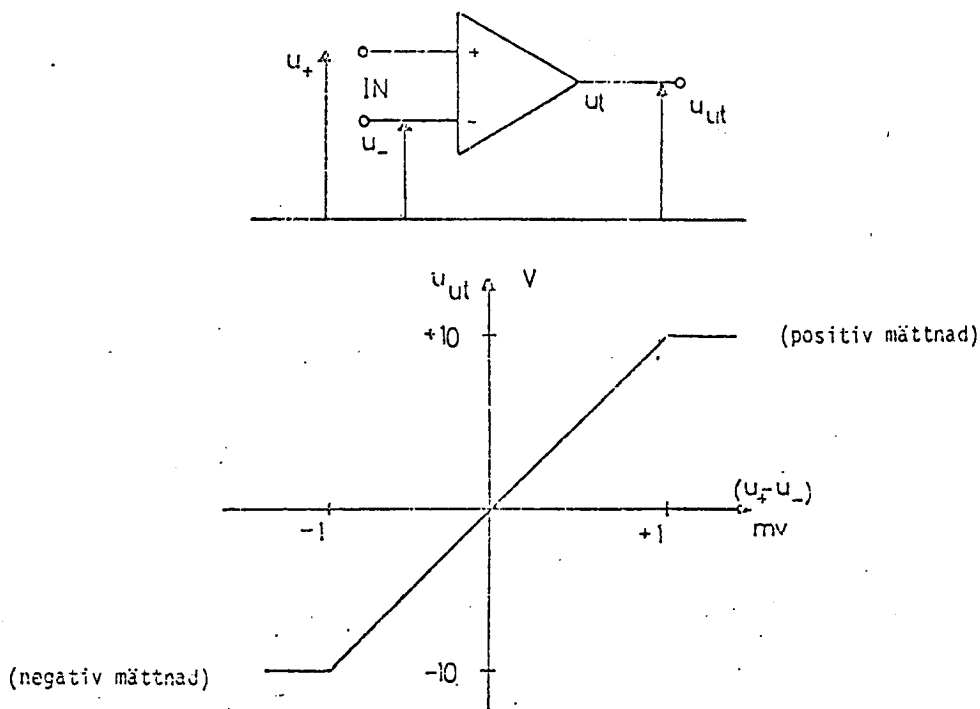


Fig. 5.

En enkel och effektiv A/D-omvandlare kan konstrueras med ett antal komparatorer. I Fig.6 visas en omvandlare med tre komparatorer. Varje komparator har en referensnivå erhållen från en referensspänning (V_{ref}) och fyra lika precisionsmotstånd (R). Referensnivåerna ger signaler till den ena av komparatorernas ingångar. Den andra ingången påföres den okända spänningen. I detta exempel ger komparatorn utsignal om den okända signalen är större än referensnivån.

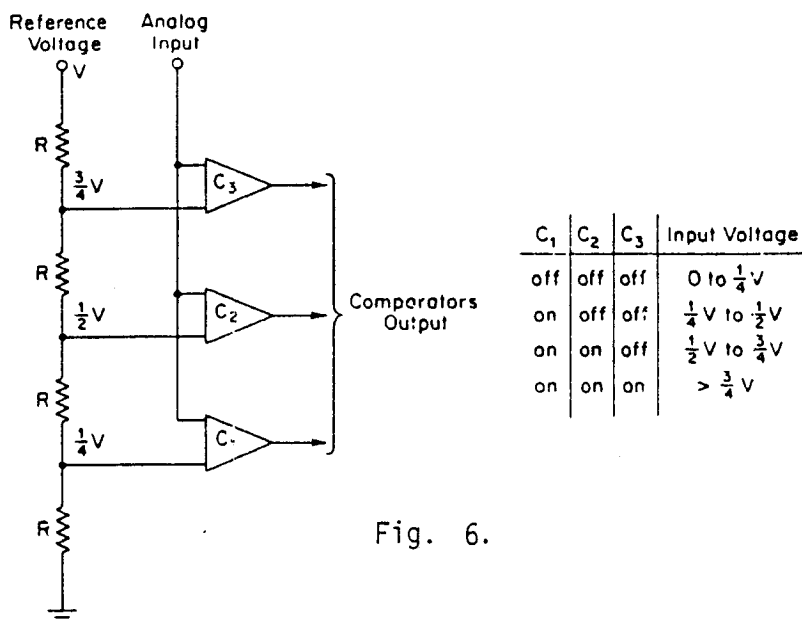


Fig. 6.

Komparatorernas ut signaler som funktion av insignalens storlek framgår av tabellen i Fig. 8. Av tabellen framgår att den okända signalen kan upplösas i fyra olika steg. De fyra utgångsvillkoren kan kodas att ge två binära informationsbitar.

Fördelen med denna metod är snabbheten i konversionen, nackdelen det stora antal komparatorer som krävs för hög upplösning (stort antal bitar). Eftersom en komparator fordras för varje önskad nivå krävs $2^n - 1$ stycken komparatorer för n bitars upplösning. Metoden blir således dyr för hög upplösning.

A/D-omvandlare med trappstegsgenerator.

Den analoga insignalen jämföres här med en spänning vars digitala värde är känt. Omvandlaren innehåller en komparator, en klockgenerator, en räknare och en D/A-omvandlare (Fig. 7).

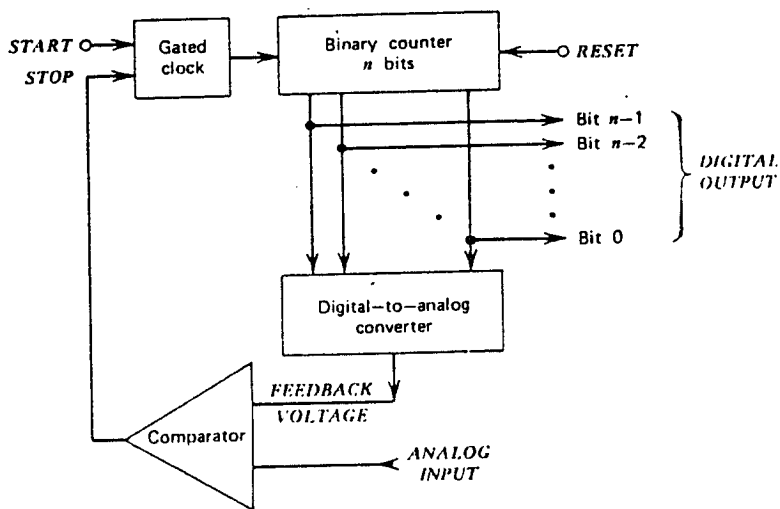


Fig. 7.

Den räknare som driver D/A-omvandlaren stegas fram av en av klockpulserna varvid omvandlarens utgång kontinuerligt ökar med en bit i taget. Detta gör att man erhåller en rampspänning eller trappstegsformad spänning på komparatorns ingång. (Fig. 8). När denna nivå är lika med eller ligger strax

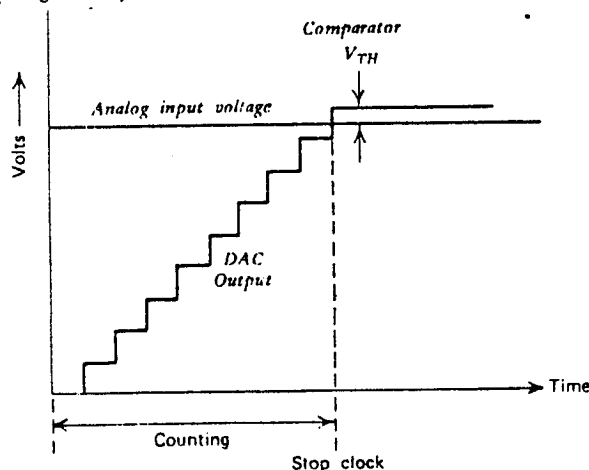


Fig. 8 .

över insignalen triggas komparatorn som i sin tur ger en stoppsignal till klockgeneratorn. Räknares läge utgör då den digitala representationen av inspänningen. Eftersom räknaren och D/A-omvandlaren kan avkodas binärt, eller BCD är denna omvandlingsmetod användbar för vilken typ av kodning som helst.

Efter återställning av räknaren startar cykeln på nytt allt eftersom D/A-omvandlarens utsignal ändras i förhållande till insignalen. Ett exempel på en A/D-omvandlare av denna typ visas i Fig. 9 .

Denna typ av omvandling har den nackdelen att den är relativt långsam eftersom D/A-omvandlaren måste ställa in sig efter vart och ett av de $2^n - 1$ stegen. Här kommer också D/A-omvandlarens insvängningstid in, så t ex har den 10 mikrosekunders insvängningstid kommer det att ta för 10 bitar $2^n - 1$ inställningar och $1023 \cdot 10$ mikrosekunder, alltså ca 10 millisekunder. Även om man använder en omvandlare med 25 nanosekunders inställningstid erhålles en relativt lång tid under vilken omvandling inte kan ske.

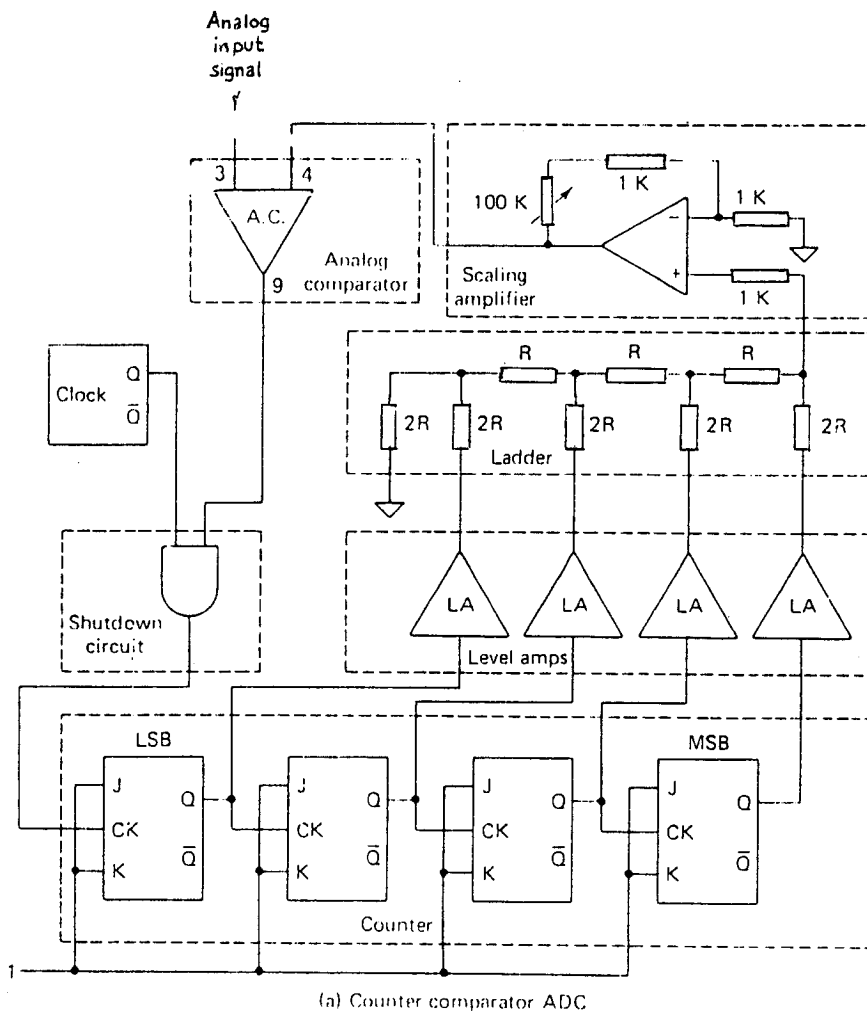


Fig. 9 .

A/D-omvandlare med successiv approximation.

I de fall man önskar hög omvandlingshastighet användes en teknik som går ut på att man endast gör n stycken jämförelser vid n bitars upplösning.

I Fig. 10 visas det principiella tillvägagångssättet. Den analoga insignalen jämföres med en referensspänning från en D/A-omvandlare. I Fig. 12 representeras den fulla referensspänningen, V , av ett fyra bitars digitalt tal ($1000_2 = 8_{10}$).

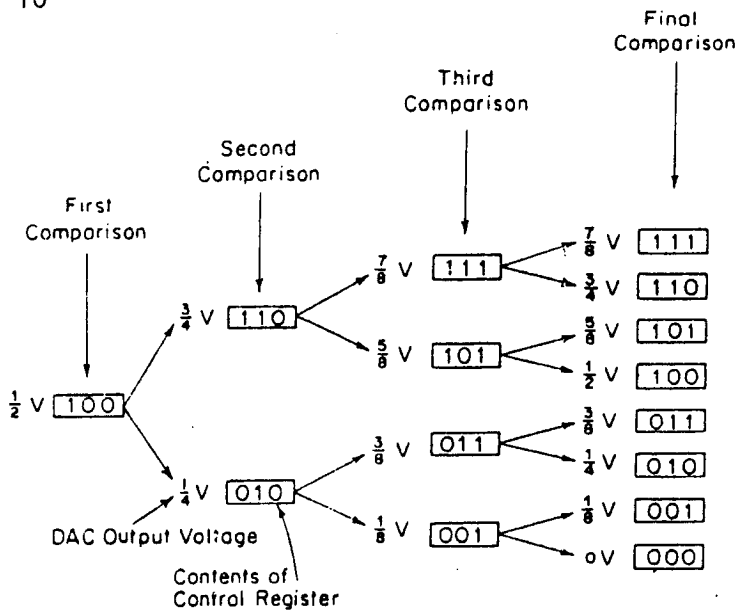


Fig. 10.

Jämförelseprocessen startar med att insignalen jämföres med halva referensspänningen ($1/2 V$) motsvarande $100_2 = 4_{10}$. Om resultatet av den första jämförelsen visar att den första approximationen var för liten ($1/2 V$ mindre än den analoga insignalen) göres nästa jämförelse med $3/4 V$ ($110_2 = 6_{10}$). Visar däremot jämförelsen att den första approximationen var för stor sker nästa jämförelse med $1/4 V$ ($010_2 = 2$). Efter fyra successiva approximationer är jämförelsen slutförd. Ett sexbitars tal kräver sex successiva approximationer. Detta kan jämföras med de $2^6 = 64$ jämförelser som krävs med en konventionell trappstegskomparator.

En A/D-omvandlare enligt denna princip (Fig. 11) kräver ett speciellt kontrollregister och en ringräknare (distribution register).

Vid början av konversionscykeln har både kontrollregistret och ringräknaren 1 som MSB och 0 för övrigt. Kontrollregistret med 100 inläst orsakar en utsignal av halva referensspänningen från D/A-omvandlaren. I samma ögonblick går en puls in i fördröjningskretsen. Denna puls grindas av komparatorns

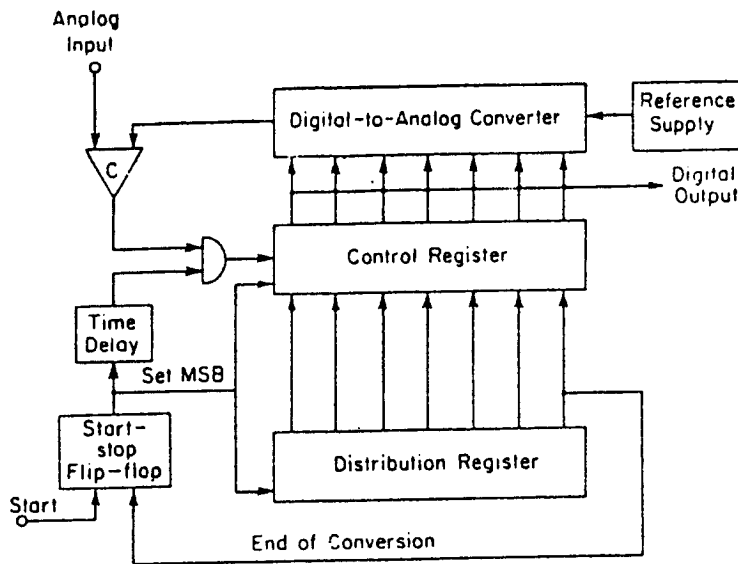


Fig. 11.

utsignal. När den näst MSB placeras i kontrollregistret förblir antingen den MSB i sitt 1-tillstånd eller sätts lika med 0 beroende av resultatet av jämförelsen. Ettan i ringräknaren skiftas till nästa position och håller på så sätt kontroll på antalet jämförelser. Processen upprepas till dess sista jämförelsen har gjorts.

A/D-omvandlare med integrator.

I många fall är inte hastigheten av så stor betydelse utan man vill ha hög linjaritet t ex när A/D-omvandlaren ingår i en voltmeter. Den enklaste metoden som uppfyller detta krav är att använda en konstruktion bestående av integrator, komparator, räknare och en klockgenerator.

I denna omvandlare (Fig. 12) produceras en puls vars utsträckning i tiden är proportionell mot spänningen V_x . Tiden mätes och anges med ett pulstal. Antalet pulser anger den okända spänningen.

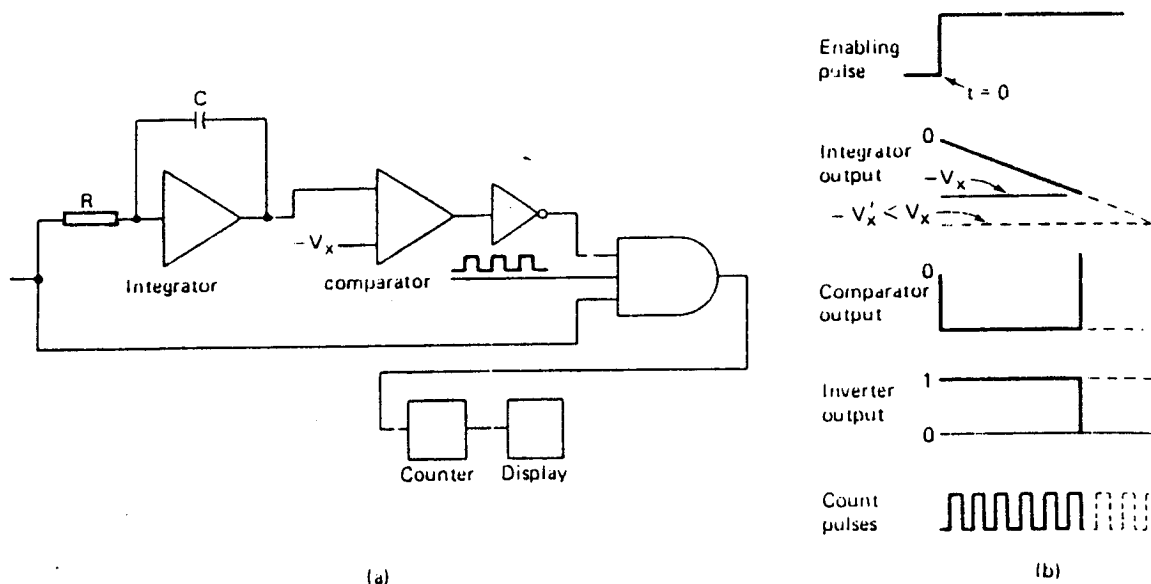


Fig. 12.

Funktion:

- a. Vid tiden $t = 0$ anbringas en positiv puls (enabling pulse) till integratorns ingång och till en av de tre ingångarna på AND-grinden.
- b. Vid tiden $t = 0$ är integratorns utgång lika med noll, komparatorns utgång är negativ och inverterarens utgång är en etta. AND-grinden ger ett ut och räknaren börjar räkna.
- c. Integratorns ramp sjunker till $-V_x$. Vid $-V_x$ ändrar komparatorns utgång tecken och blir positiv vilket innebär att inverteraren lämnar en nolla till AND-grinden.
- d. Räknaren stoppar och innehåller antalet pulser som passerat AND-grinden.
- e. Observera att om den okända signalen varit $-V_x'$ hade fler pulser behövt räknas. Således hade tiden för konversionen blivit längre.

Denna typ av ADC är vanlig i digitala voltmetrar. Vanligen upprepas då konversionen 50 gånger/s. Stabiliteten kräver en kristallkontrollerad puls-generator vilket är komplext och dyrt.

. A/D-omvandlare med dubbel integration (dual slope).

Ramp-tekniken kan förbättras genom att man låter omvandlaren genomlöpa två cykler i stället för en. Härvid låter man den analoga ingången vara inkopplad till integratorn under den tid räknaren stegas. När räknaren nått fullt utslag kopplas integratorn till en referensspänning med sådan polaritet att spänningen på integratorns utgång avtar med konstant hastighet. Härvid nollställs räknaren och ny räkning startas som håller på tills integratorns rampspänning nått noll. Räknarens läge motsvarar den tid det tagit för räknaren att komma till noll.

I Fig. 13 visas en A/D-omvandlare av denna typ.

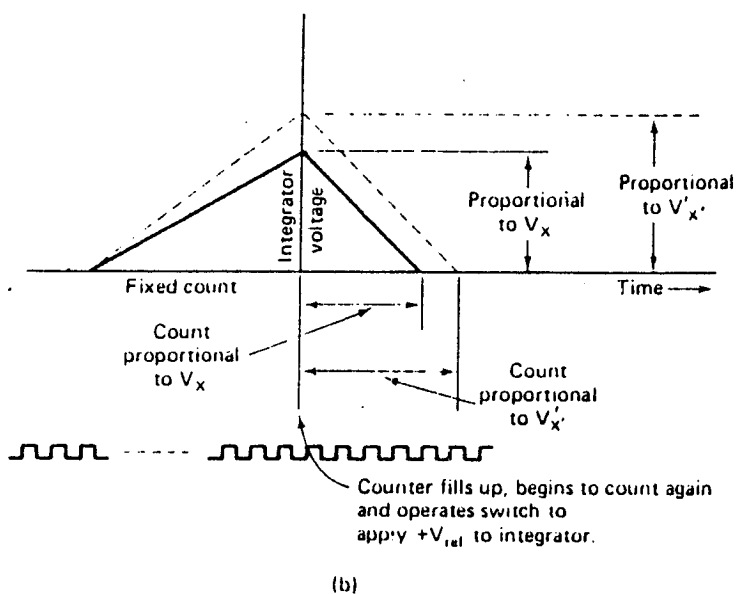
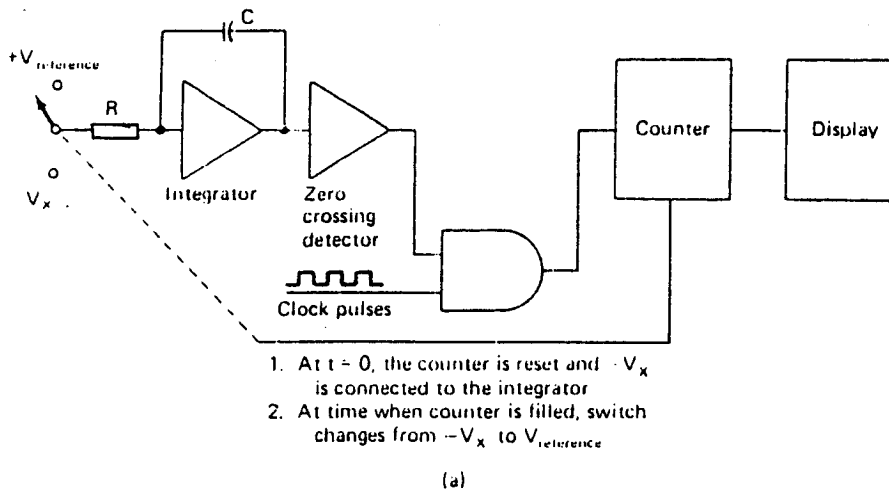


Fig. 13.

Funktion:

1. Vid tiden $t = 0$ ansluter en elektronisk switch integratorn till $-V_x$.
2. Vid tiden $t = 0$ nollställs räknaren och börjar räkna pulser.
3. Integratorrampen stiger i positiv riktning under exempelvis 2000 pulser för en digital voltmeter med indikering mellan 0 och 1999.
4. När de i vårt fall 2000 pulserna är räknade vilket motsvarar räknarens kapacitet ansluter den elektroniska switchen integratorn till en referensspänning $+V_{ref}$. Räknaren fortsätter att räkna pulser efter nollställning.
5. Integratorrampen faller och när utspänningen är noll detekteras detta med en detekteringskrets (zero crossing detector).
6. Detekteringskretsen stoppar pulserna och det av räknaren visade antalet pulser är proportionellt mot spänningen $-V_x$.

Observera att konverterarens stabilitet endast beror av förhållandet V_x/V_{ref} . Skulle exempelvis pulsfrekvensen minska ökar tiden för rampen och utsignalen från integratorn skulle bli större. Det skulle nu ta längre tid för rampen att falla till noll men eftersom pulsfrekvensen är lägre skulle exakt samma antal pulser räknas under rampens falltid. Pulsgeneratorn behöver endast vara stabil under en omvandlingsperiod. Temperaturändringar kommer inte att inverka på resultatet under den korta tid omvandlingen äger rum. Variationer från en integrationscykel till en annan är också utan betydelse. Den dubbla integrationsmetoden är därför den mest temperatur- och tidsstabila och används företrädesvis i moderna digitalvoltmetrar och digitalpanelmetrar.

A/D-omvandlare med spänningskontrollerad oscillator.

I Fig. 14 visas ett blockschema över en A/D-omvandlare med spänningskontrollerad oscillator (voltage-controlled oscillator, VCO). Frekvensen mätes med en räknare.

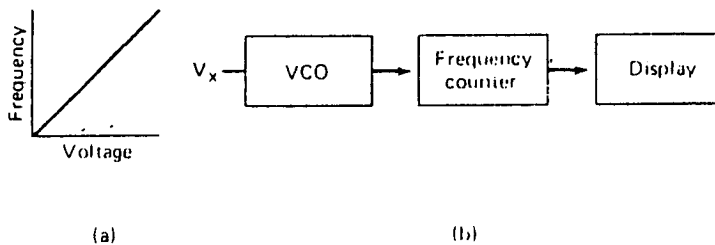


Fig. 14.

Sample- and-hold krets.

Den tid det tar för en A/D-omvandlare att utföra de erforderliga operationerna beror helt på omvandlarens upplösning och den använda metoden. Denna tid kan vara relativt lång i förhållande till den tid mätsignalen finns tillgänglig. Man använder då en sample-and-hold-krets för lagring av mätvärdet och den tid under vilken lagringen av mätvärdet sker kallas aperturtid (t_a).

Hos en sinusformad signal sker den snabbaste förändringen vid alla nollgenomgångar och amplitudändringen ΔU erhålles då ur (se Fig. 15):

$$\frac{\Delta U}{t_a} = \frac{dU(t)}{dt} \quad \text{där } U(t) = U \sin \omega t$$

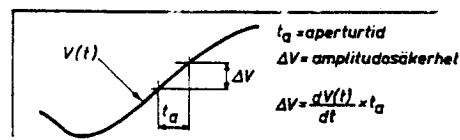


Fig. 15.

Således

$$\Delta U = t_a \frac{d}{dt} (U \sin \omega t) = U \cdot t_a \cdot \omega (\cos \omega t) \Big|_{t=0} = U t_a \omega$$

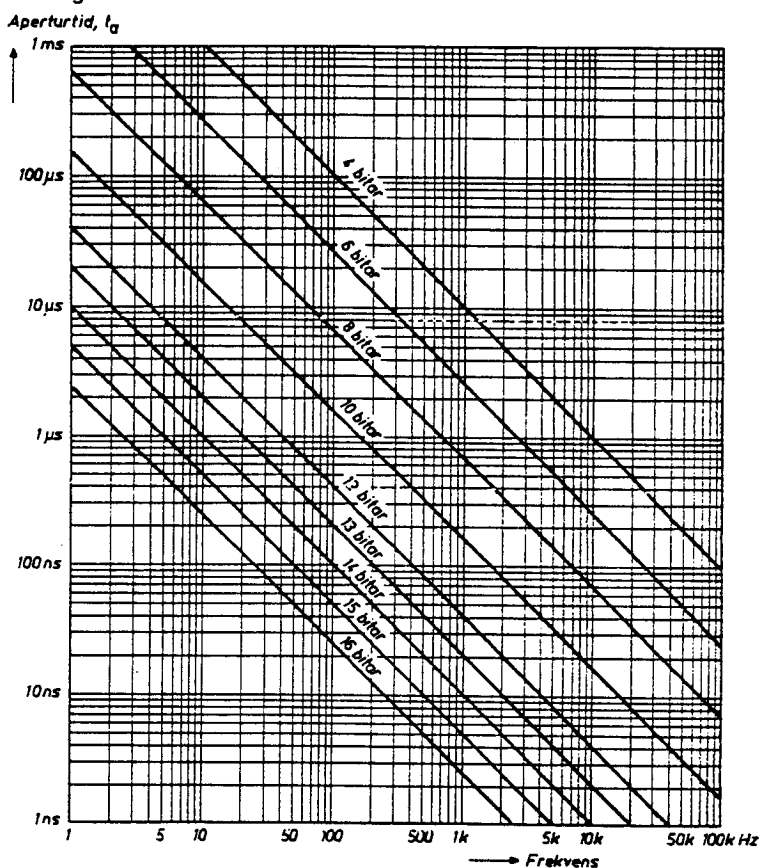
eller

$$\frac{\Delta U}{U} = 2\pi f t_a$$

Ur denna ekvation kan vi nu bestämma den aperturtid som fordras för att omvandla en sinusformad signal t ex 1 kHz med 10 bitars upplösning. Detta motsvarar en upplösning av 1 del på 2^{10} eller 0,1 %. Insatt i ovanstående ekvation erhålles:

$$t_a = \frac{\Delta U}{U} \cdot \frac{1}{2\pi f} = \frac{0,1}{100} \cdot \frac{1}{2\pi \cdot 10^3} = 160 \text{ ns}$$

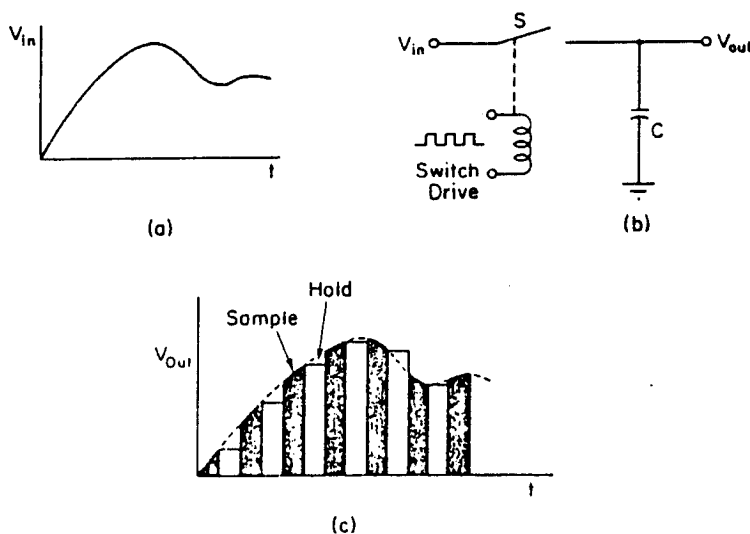
Aperturtidens beroende av olika frekvenser och vid viss upplösning visas i diagrammet i Fig. 16.



Diagrammet visar den aperturtid som erfordras för en given frekvens.

Fig. 16.

Sample-and-hold kretsar används i samband med A/D -omvandling av högfrekventa signaler som har för snabb tidsvariation för att tillåta noggrann konversion. Kretsen består i princip av en operationsförstärkare som laddar en kondensator under "sample" processen och håller laddningen under "hold" tiden. Kretsen kan representeras av en switch och en kondensator. När switchen slutes laddar kondensatorn till inspänningens värde och sedan följes inspänningen. När switchen öppnar behåller kondensatorn den spänning den hade.



Basic sample-and-hold circuit. (a) Input waveform. (b) Circuit. (c) Output waveform, showing the varying waveform during the sample interval and the fixed amplitude during the hold interval.

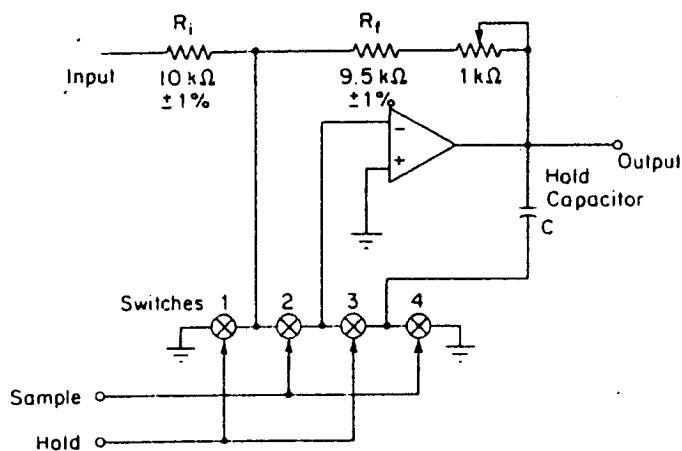


Fig. 17.

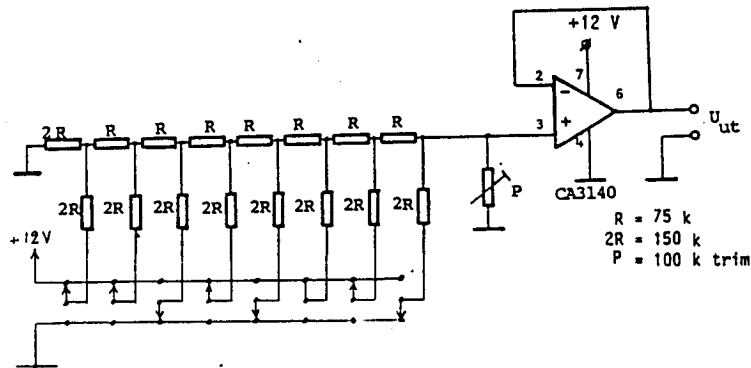
I Fig. 17 visas en "sample-and-hold" krets. Sample-pulserna kontrollerar switcharna 2 och 4, hold-pulserna switcharna 1 och 3. Kontrollpulserna är komplementära. Under sample-processen laddas kondensatorn via operationsförstärkaren. Under hold-processen kopplas kondensatorn in i återkopplings-slingan och ingångsmotståndet R_i och återkopplingsmotståndet R_f kopplas till jord.

UPPGIFTER.

Kretskort med D/A-omvandlare 1408L-8:

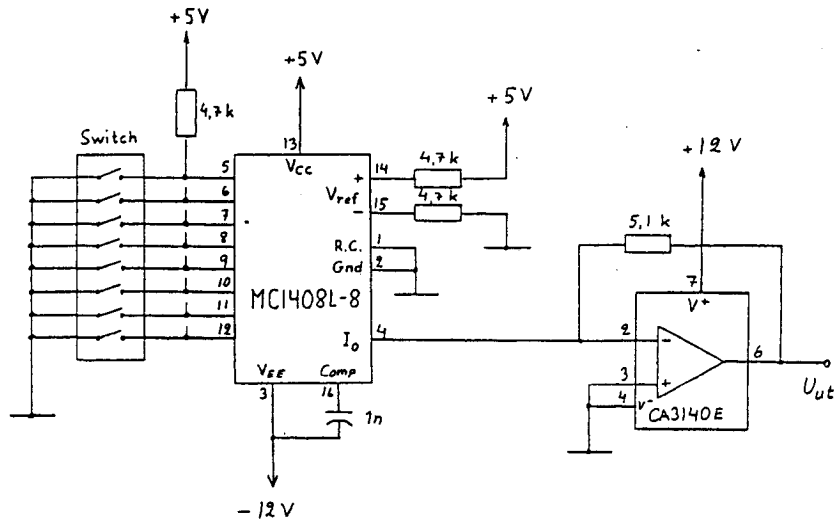
Som exempel på D/A-omvandlare, har vi tillverkat två stycken 8-bitars D/A-omvandlare på kretskort som baseras på R-2R metoden. Dels ett kort med en R-2R stege uppbyggd av diskreta 1%-iga motstånd, dels ett kort med en IC-krets MC1408L-8 som innehåller en R-2R stege.

På båda korten genererar R-2R stegen en ström som är proportionell mot inställt bitvärde. Bitvärdet kan ställas in mha en 8:a-polig miniaturyromkopplare. En ström-spännings-omvandling görs av strömmen I mha operationsförstärkaren CA3140, så att signalen enkelt skall kunna mätas med en voltmeter.



OBS!

Det är inverterare på ingången på kretsen. Därför måste switcharna stå i "till", ej öppen som i figuren.



Figur 18. Kopplingschema för D/A omvandlare.

Uppgift 1:

Med hjälp av båda korten, rita diagram på utspänning som funktion av bitvärde (10-20 mätpunkter). För att erhålla en tillräcklig mätnoggrannhet koppla en 4-siffrig digitalvoltmeter till utgången.

Med logiska ettor på alla bitarna ställ in med trimpotten så att utspänningen visar 8.00 V.

"Byte"-värde 8-bitar	Utspänning R-2R kort	Utspänning MC1408L-8	Utspänning teoretisk
00000000			
00000001			
00000010			
00000100			
00001000			
00010000			
00100000			

Uppskatta ur de båda diagrammen noggrannhet, upplösning och linearitet.

Vilken upplösning har dessa D/A-omvandlare ?

MC1408L-8 _____

R-2R kort _____

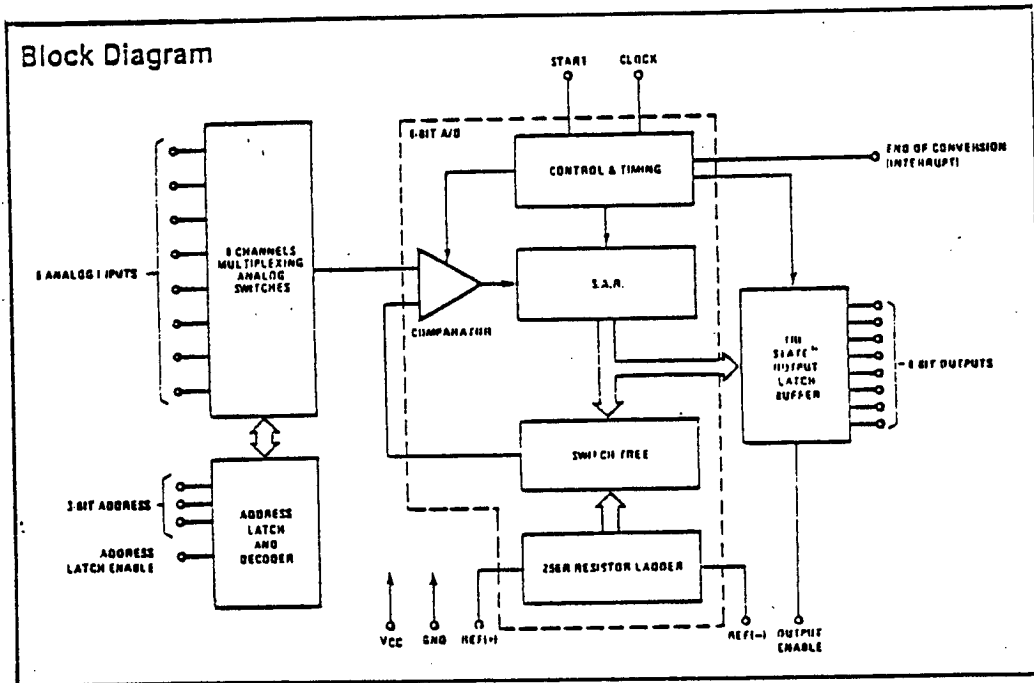
Jämför D/A-omvandlarna vad gäller noggrannhet och linjäritet. Vad kan förklara skillnader mellan dem? (jämför med teoretiskt värde)

MC1408L-8 _____

R-2R med motstånd _____

A/D-omvandlare.

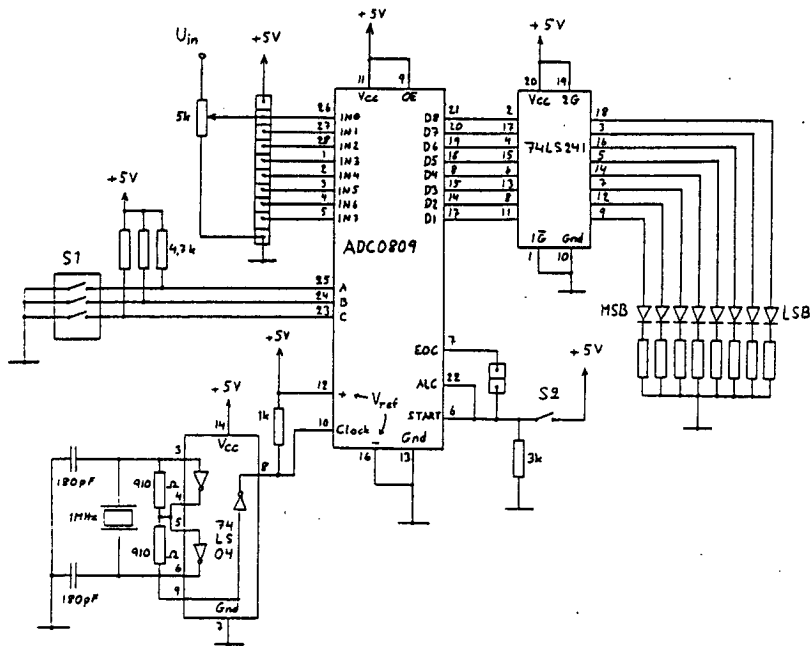
Vi skall i de följande övningarna använda en 8-bits successiv approximations A/D omvandlare ADC0809 vars blockschema finns återgivet i figur 19.



Figur 19. Blockschema för ADC0809.

Den har en analog multiplexer med 8 analoga ingångar vilka med hjälp av tre adresssignaler A, B och C var och en kan inkopplas till A/D omvandlaren. När A/D omvandlingen är klar indikeras detta på en utgång EOC (End of conversion). ADC:n är utrustad med en tristate output buffer och kan om man så vill kopplas direkt på processorns buss. Till omvandlaren måste man också ansluta en spänningsreferens, som i vårt fall utgörs av matningsspänningen, samt en extern klocka (10-1280 kHz).

Kopplingsschemat för labkortet framgår av figur 20 nedan.



Figur 20. Kopplingsschema för ADC0809-kort.

Till vänster om ADC0809 finns en sockel för de 8 analoga ingångarna. Val av önskad ingång som skall kopplas till omvandlaren göres med hjälp av miniatyromkopplaren till höger. 8-bitars resultatet avläses på de 8 lysdioderna. Omvandlingen startas genom att tryckknappen nedtrycks. Trimpotentiometern är ansluten till ingång 0 (In0) och är kopplad som en spänningsdelare.

Uppgift 2:

Variera inspänningen och rita diagram på bitvärde som funktion av inspänning.

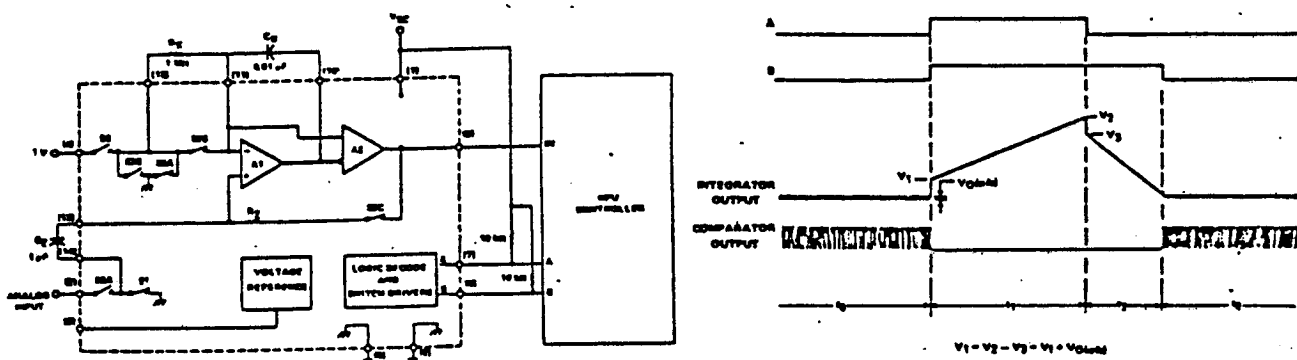
Inspänning (V)	8-bits värde

Enligt databladet har A/D-omvandlaren en upplösning på $\pm 1/2$ LSB. Kontrollera med hjälp av diagrammet om detta är uppfyllt.

Koppla ingångarna till A/D-omvandlaren till en resistansstege (Single in line motstånd). Läs av A/D värdet för de olika ingångarna och jämför med ovanstående mätvärden.

Ingång	8-bits värde
In0	
In1	
In2	
In3	
In4	
In5	
In6	
In7	

Vi skall i det följande använda en integrerad Dual-Slope omvandlare TL505C som är speciellt användbar tillsammans med en styrkrets TL502C, som sköter styrningen av TL505C och presentationen av resultatet. TL505C innehåller integrator, komparator, analoga switchar och spänningsreferens. Kretsens interna uppbyggnad framgår av figur 21, som också visar sekvensdiagrammet för omvandlingen.



Figur 21. TL505C

Omvandlingen har tre tidsfaser:

Under tiden t_0 sker automatiskt nollställning genom att integratorns offset lagras i nollställningekapacitansen C_N . Detta sker om både A och B ingångarna är låga (0). När TL505 sätter både A och B ingångarna höga slutes S3 switchen och de övriga öppnas. Insignalen ansluts då till integratorns (+) ingång och kommer härmed att integreras under en fast inställd tid t_1 . Integratorns utgång kommer att växa till en nivå som bestäms av insignalens storlek. När tiden t_1 har förflutit så sänks A ingången till låg nivå, vilket medför att S1 och S4 slutes och de övriga switcharna öppnas. Detta gör att referensspänningen ansluts till integratorns negativa ingång vilket resulterar i att integratorns utgångsspänning kommer att integreras tillbaka till nollspänningsnivån. När detta sker detekteras av komparatorn vars utgång kommer att slå om till logisk etta. Beröende på vilken utgångsnivå som man startade vid kommer det att ta olika lång tid t_2 att nå nollnivån. Under denna återgång (t_2) låter man klockan räkna upp mätvärdesräknaren och uppräknningen avbryts när komparatorn slår om. Det på detta sätt erhållna talet är därför ett gott mått på insignalens storlek.

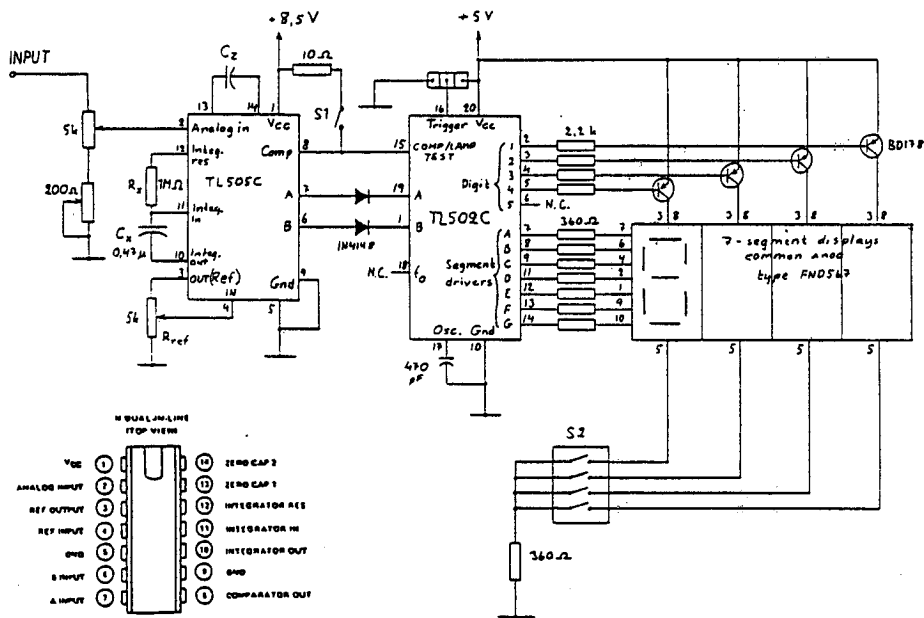
Kopplingsschemat för Dual-slope omvandlaren TL505C och styrkretsen framgår av figur 22 nedan.

Uppgift 3.

Anslut en variabel spänning till INPUT på kortet. Koppla också till en höghmög voltmeter till densamma. Justera trimpotentiometrarna samt V_{ref} så att A/D omvandlaren visar samma värden som voltmeteren (med max 9,999 Volt). Gör upp en tabell 1-10 Volt med avlästa värden på båda.

Kontrollera mot datablad om noggrannheten är uppfyllt på detta kort och ange hur många bitar i upplösning detta motsvarar.

OBS! TL505C stift 4 "Ref" in skall ha 1 V.



Figur 22. Kopplingschema för TL505C.